

1803-36

VERIFICATION OF TRANSLATION



A certified copy of Japanese Patent
Application No. 11-236619

I, Hiroyuki KAWABE, of c/o NAGISA PATENT OFFICE, 9th Floor, Salute Bldg., 72, Yoshida-cho, Naka-ku, Yokohama-shi 231-0041 Japan, am the translator of the attached documents and I state that the following is a true translation to the best of my knowledge and belief.

Dated this 27th day of June, 2000

Hiroyuki Kawabe
Hiroyuki KAWABE

PATENT OFFICE

JAPANESE GOVERNMENT

This is to certify that the annexed is a true copy
of the following application as filed with this
Office.

Date of Application: August 24, 1999
Application Number : Patent Application
No. 11-236619
Applicant(s) : SHARP KABUSHIKI KAISHA

June 9, 2000

Commissioner,
Patent Office Takahiko KONDO

Certified No. 2000-3043061

[Document's Name]	Patent Application
[Reference Number]	99J01490
[Submitting Date]	August 24, 1999
[Destination]	To the Commissioner of the J.P.O.
[Int. Cl]	H01S 3/18
[Title of the Invention]	SEMICONDUCTOR LIGHT EMITTING ELEMENT
[Number of the Invention]	10
[Inventor]	
[Domicile]	c/o SHARP KABUSHIKI KAISHA 22-22, Nagaike-cho, Abeno-ku, Osaka-shi, Osaka
[Name]	Takahisa KURAHASHI
[Inventor]	
[Domicile]	c/o SHARP KABUSHIKI KAISHA 22-22, Nagaike-cho, Abeno-ku, Osaka-shi, Osaka
[Name]	Hiroyuki HOSOBATA
[Inventor]	
[Domicile]	c/o SHARP KABUSHIKI KAISHA 22-22, Nagaike-cho, Abeno-ku, Osaka-shi, Osaka
[Name]	Hiroshi NAKATSU
[Inventor]	
[Domicile]	c/o SHARP KABUSHIKI KAISHA 22-22, Nagaike-cho, Abeno-ku, Osaka-shi, Osaka

[Name] Tetsurou MURAKAMI

[Applicant for Patent]

[Identification Number] 000005049

[Name] SHARP KABUSHIKI KAISHA

[Representative] Katsuhiko MACHIDA

[Attorney]

[Identification Number] 100079843

[Patent Attorney]

[Name] Akichika TAKANO

[Appointed Attorney]

[Identification Number] 100112313

[Patent Attorney]

[Name] Susumu IWANO

[Appointed Attorney]

[Identification Number] 100112324

[Patent Attorney]

[Name] Yoshiyuki YASUDA

[Indication of a fee]

[Prepayment Register Number] 014465

[The amount of payment] 21,000 YEN

[List of the objects filed]

[Name of the object]	Specification	1
[Name of the object]	Drawings	1
[Name of the object]	Abstract	1

[General Power of Attorney No.] 9905112

日 本 国 特 許 庁

PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日

Date of Application:

1 9 9 9 年 8 月 2 4 日

出 願 番 号

Application Number:

平成 1 1 年 特 許 願 第 2 3 6 6 1 9 号

出 願 人

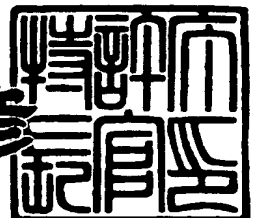
Applicant (s):

シャープ株式会社

2 0 0 0 年 6 月 9 日

特 許 庁 長 官
Commissioner,
Patent Office

近 藤 隆 彦



出 証 番 号 出 証 特 2 0 0 0 - 3 0 4 3 0 6 1

【書類名】 特許願

【整理番号】 99J01490

【提出日】 平成11年 8月24日

【あて先】 特許庁長官殿

【国際特許分類】 H01S 3/18

【発明の名称】 半導体発光素子

【請求項の数】 10

【発明者】

 【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

 【氏名】 倉橋 孝尚

【発明者】

 【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

 【氏名】 細羽 弘之

【発明者】

 【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

 【氏名】 中津 弘志

【発明者】

 【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

 【氏名】 村上 哲朗

【特許出願人】

 【識別番号】 000005049

 【氏名又は名称】 シャープ株式会社

 【代表者】 町田 勝彦

【代理人】

 【識別番号】 100079843

【弁理士】

【氏名又は名称】 高野 明近

【選任した代理人】

【識別番号】 100112313

【弁理士】

【氏名又は名称】 岩野 進

【選任した代理人】

【識別番号】 100112324

【弁理士】

【氏名又は名称】 安田 啓之

【手数料の表示】

【予納台帳番号】 014465

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9905112

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体発光素子

【特許請求の範囲】

【請求項 1】 GaAs 基板上に一定の間隔を持つ一組の多層反射膜で共振器が形成され、この共振器内の定在波の腹の位置に発光層を有する半導体発光素子において、前記発光層に対して前記 GaAs 基板側の多層反射膜が複数層の $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) によって形成され、前記発光層に対して前記 GaAs 基板と反対側の多層反射膜が複数層の $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) によって形成されることを特徴とする半導体発光素子。

【請求項 2】 前記発光層が、単層あるいは複数層からなる $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) によって形成されることを特徴とする請求項 1 に記載の半導体発光素子。

【請求項 3】 前記発光層よりも上に絶縁層あるいは前記 GaAs 基板と同一導電型の層による電流狭窄構造を有することを特徴とする請求項 1 または 2 に記載の半導体発光素子。

【請求項 4】 前記電流狭窄構造を形成する層が $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) によって形成されることを特徴とする請求項 3 に記載の半導体発光素子。

【請求項 5】 前記電流狭窄構造を形成する層が $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) によって形成されることを特徴とする請求項 3 に記載の半導体発光素子。

【請求項 6】 前記電流狭窄構造を形成する層よりも上に電流を拡散させる層を形成することを特徴とする請求項 3 乃至 5 のいずれかに記載の半導体発光素子。

【請求項 7】 前記電流を拡散させる層が $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) によって形成されることを特徴とする請求項 6 に記載の半導体発光素子。

【請求項 8】 前記電流を拡散させる層が $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) によって形成されることを特徴とする請求項 6 に記載の半導体発光素子。

【請求項 9】 前記電流を拡散させる層が発光光に対して 50% 以上の透過

率の透光性電極によって形成されることを特徴とする請求項 6 に記載の半導体発光素子。

【請求項 1 0】 前記 GaAs 基板表面が (1 0 0) 面から [0 1 1] 方向あるいは [0 - 1 - 1] 方向に対して 2° 以上傾斜していることを特徴とする請求項 1 乃至 9 のいずれかに記載の半導体発光素子。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、伝送用及び表示用等に用いられる半導体発光素子に関し、さらに詳しくは、耐湿性に優れ、数 1 0 m A まで電流を注入しても光出力飽和がないレゾナントキャビティ型 LED に関する。

【0 0 0 2】

【従来の技術】

近年、光通信や半導体発光素子情報表示パネル等に半導体発光素子が広く用いられている。これらの半導体発光素子は発光効率が高いこと、光通信用の半導体発光素子においては、さらに応答速度が高速であることが重要であり近年開発が盛んに行われている。

通常の面発光型の LED は高速応答性が十分とはいえず、1 0 0 M b p s ~ 2 0 0 M b p s 程度が限界である。そこで、レゾナントキャビティ (Resonant Cavity) 型 LED と呼ばれる半導体発光素子が開発されている。このレゾナントキャビティ型 LED は、2 つのミラーで形成された共振器において発生する定在波の腹の位置が発光層になるようにすることにより自然放出光を制御し、高速応答及び高効率を実現する半導体発光素子であり、先行技術として特開平 3 - 2 2 9 4 8 0 号公報、米国特許第 5 2 2 6 0 5 3 号明細書等が知られている。特に最近、比較的短い距離の通信に PMMA 等のプラスチック材料を基材とする光ファイバ (POF) が利用されはじめ、この POF の低損失な波長領域である 6 5 0 n m での高効率な発光が可能な AlGaInP 系の半導体材料を発光層とするレゾナントキャビティ型 LED が開発されている (IEEE PHOTONICS TECHNOLOGY LETTERS Vol.10 No.12 December 1998 「High

Brightness Visible Resonant Cavity Light Emitting Diode) 。

【0003】

【発明が解決しようとする課題】

ところが、従来のレゾナントキャビティ型LEDは共振器を形成するミラーにAlGaAs系の材料の多層反射膜を用いていたため、LED表面極近傍にAlAsあるいはAl混晶比が1に近いAlGaAsの層があり、耐湿性に問題があった。また、表面から注入された電流は1 μ m程度の厚さのDBR (Distributed Bragg Reflector) でだけ拡散するので電流拡散が十分でないため、数10mAまで電流を注入すると光出力が飽和するという問題があった。これを補うために表面電極を数 μ m幅の蜂の巣状あるいはメッシュ状の電極とすることが実施されているが、これでは電極切れの問題があり量産性はあまりよくなかった。

【0004】

そこで、本発明の目的は、上記問題点を解決するために、耐湿性に優れ、数10mAまで電流を注入しても光出力飽和がないレゾナントキャビティ型LEDを量産性よく提供することにある。

【0005】

【課題を解決するための手段】

上記目的を達成するために請求項1の半導体発光素子は、GaAs基板上に一定の間隔を持つ一組の多層反射膜で共振器が形成され、この共振器内の定在波の腹の位置に発光層を有する半導体発光素子において、前記発光層に対して前記GaAs基板側の多層反射膜が複数層の $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) によって形成され、前記発光層に対して前記GaAs基板と反対側の多層反射膜が複数層の $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) によって形成されることを特徴としている。

請求項1の半導体発光素子では、発光層に対してGaAs基板側の多層反射膜が $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) で形成されているので、GaAs基板との熱膨張係数の差が小さいため、結晶成長時と結晶成長後の温度差による転移が発生しにくい。このことにより、反射膜の数を多くすることにより、容易に高反射率を得ることができる。

また、発光層に対してGaAs基板と反対側の多層反射膜が $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) で形成されているので、GaAs基板に格子整合する場合に最も多くAlを含む場合でも25%程度であり、 $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) の場合の50%の1/2である。これにより、耐湿性を大きく向上させることができる。 $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) 多層反射膜の場合、層数が20~30ペアを超えるとGaAs基板との熱膨張率差により転移が発生しやすくなるが、レゾナントキャビティ型LEDの場合、GaAs基板と反対側の多層反射膜は、GaAs基板側の多層反射膜ほど高反射率が要求されないので、通常20ペアを超える層数は必要なく、転移発生の問題は考えなくてもよい。

【0006】

また、請求項2の半導体発光素子は、請求項1に記載の半導体発光素子において、前記発光層が、単層あるいは複数層からなる $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) であることを特徴とする。

請求項2の半導体発光素子では、発光層が $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) であるので、550nm~680nm程度で発光する半導体発光素子を得ることができる。

【0007】

また、請求項3の半導体発光素子は、請求項1, 2に記載の半導体発光素子において、前記発光層よりも上に絶縁層あるいは前記GaAs基板と同一導電型の層による電流狭窄構造を持つことを特徴とする。

請求項3の半導体発光素子では、発光層よりも上に絶縁層あるいはGaAs基板と同一導電型の層により電流狭窄構造を形成しているので、電流密度を高くすることができ、高い内部量子効率を実現することができる。また、発光部上にボンディングパッド用の電極がないため、外部出射効率を高くすることが可能となる。また、発光部を小さくすることができるので、光通信に用いる場合に光ファイバーとの結合効率も高くすることができる。

【0008】

また、請求項4の半導体発光素子は、請求項3に記載の半導体発光素子におい

て、前記電流狭窄構造を形成する層が $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) によって形成されることを特徴とする。

請求項 4 の半導体発光素子では、一連の結晶成長で GaAs 基板に格子整合する電流狭窄層を形成することができる。

【0009】

また、請求項 5 の半導体発光素子は、請求項 3 に記載の半導体発光素子において、前記電流狭窄構造を形成する層が $\text{Al}_y\text{Ga}_z\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) によって形成されることを特徴とする。

請求項 5 の半導体発光素子では、一連の結晶成長で電流狭窄層を形成することができ、また $\text{Al}_y\text{Ga}_z\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) は 550nm 程度までの発光光に対して透明となり得るので、この発光光を有効に取り出すことができる。

【0010】

また、請求項 6 の半導体発光素子は、請求項 3 乃至 5 のいずれかに記載の半導体発光素子において、前記電流狭窄構造を形成する層よりも上に電流を拡散させる層を形成することを特徴とする。

請求項 6 の半導体発光素子では、電流狭窄構造の上に電流を拡散させる層を形成するので、均一な発光を得ることができ、動作電圧を低減することができる。

【0011】

また、請求項 7 の半導体発光素子は、請求項 6 に記載の半導体発光素子において、前記電流を拡散させる層が $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) によって形成されることを特徴とする。

請求項 7 の半導体発光素子では、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) は耐湿性を考慮して 590nm 程度までの発光光に対して透明となり得るので、この発光光を有効に取り出すことができる。

【0012】

また、請求項 8 の半導体発光素子は、請求項 6 に記載の半導体発光素子において、前記電流を拡散させる層が $\text{Al}_y\text{Ga}_z\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) によって形成されることを特徴とする。

請求項 8 の半導体発光素子では、 $\text{Al}_y\text{Ga}_z\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) は 550 nm 程度までの発光光に対して透明となり得るのでこの発光光を有効に取り出すことができる。

【0013】

また、請求項 9 の半導体発光素子は、請求項 6 に記載の半導体発光素子において、前記電流を拡散させる層が発光光に対して 50% 以上の透過率の透光性電極によって形成されることを特徴とする。

請求項 9 の半導体発光素子では、電流を拡散させる層を発光光に対して 50% 以上の透過率の透光性電極によって形成しているので半導体材料で電流を拡散させる層を形成した場合よりもより低い動作電圧を実現することが可能である。

【0014】

また、請求項 10 の半導体発光素子は、請求項 1 乃至 9 のいずれかに記載の半導体発光素子において、前記 GaAs 基板表面が (100) 面から [011] 方向あるいは [0-1-1] 方向に対して 2° 以上傾斜していることを特徴とする。

請求項 10 の半導体発光素子では、GaAs 基板が (100) 面から [011] 方向あるいは [0-1-1] 方向に対して 2° 以上傾斜しているので、発光層に対して GaAs 基板と反対側に形成される $\text{Al}_y\text{Ga}_z\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) 多層反射膜が鏡面になりやすいので高い反射率が少ない多層反射膜の層数で得られる。

【0015】

【発明の実施の形態】

以下、本発明の実施の形態を図 1 ～ 12 に示す実施例に基づいて説明する。

(実施例 1)

図 1 (A) は、本実施例 1 で得られる半導体発光素子の表面図であり、図 1 (B) は図 1 (A) の X-Y での断面図である。

図 2 は、本実施例 1 の半導体発光素子の製造工程途中の断面図である。

図 3 (A) は、本実施例の半導体発光素子の製造工程途中の表面図であり、図 3 (B) は、図 3 (A) の X-Y での断面図である。

この半導体発光素子はAlGaInP系のものであり、図2に示すように(100)面から[011]方向あるいは[0-1-1]方向に2°だけ傾斜したn型のGaAs基板1上に、n型のGaAsバッファ層2(厚さ1μm)、n型のAlAsとn型のAl_{0.5}Ga_{0.5}AsのDBR3(層数30ペア)、n型の(A₁_{0.7}Ga_{0.3})_{0.5}In_{0.5}P第1クラッド層4、井戸層がGaInP、バリア層が(A₁_{0.5}Ga_{0.5})_{0.5}In_{0.5}Pの量子井戸活性層5、p型の(A₁_{0.7}Ga_{0.3})_{0.5}In_{0.5}P第2クラッド層6、p型の(A₁_{0.2}Ga_{0.8})_{0.5}In_{0.5}Pとp型のAl_{0.5}In_{0.5}PのDBR7(層数12ペア)、p型の(A₁_{0.2}Ga_{0.8})_{0.5}In_{0.5}P中間層8(厚さ0.1μm)、p型のGaAsコンタクト層9(厚さ1μm)をMOCVD法(有機金属気相成長: Metal Organic Chemical Vapor Deposition)により順次積層する。

【0016】

ここで、n型のAlAsとn型のAl_{0.5}Ga_{0.5}Asの層数30ペアのDBR3及びp型の(A₁_{0.2}Ga_{0.8})_{0.5}In_{0.5}Pとp型のAl_{0.5}In_{0.5}Pの層数12ペアのDBR7は反射スペクトルの中心が650nmになるようにし、この2つのDBR3, 7で形成される共振器の共振波長も650nmになるように共振器長を調整する。本実施例1では共振器長は1.5波長分とした。さらに発光層となる量子井戸活性層5の位置は共振器中に生じる定在波の腹の位置にくるようにし、発光ピーク波長は650nmになるようにする。

その後、図3(A)(B)に示すようにウエハー表面にCVD法によりSiO₂膜10を形成し、フォトリソグラフィー及び希釈HFによるエッチングにより70μmφの円形状の電流経路を形成する。

【0017】

その後、図1(A)(B)に示すようにp型のGaAsコンタクト層9及びSiO₂膜10上にAuZn/Mo/Auをスパッタし、フォトリソグラフィーによるパターニングにより表面電極を形成する。通常表面電極11と発光層の間には1~3μmの厚さの層しかなく、この層中では電流はあまり拡散しないが、電極形状を図1(A)のように幅数μmのリング形状にすることによって発光部にかなり均一に電流を注入することができ、電極に遮られて外部に取り出すことの

できない発光光を抑制できる。その後、熱処理することにより p 型電極 11 が得られる。そして、GaAs 基板を約 $280\ \mu\text{m}$ まで研磨し、この研磨した面に AuGe/Au を蒸着し、熱処理することにより n 型電極 12 を形成する。

【0018】

このようにして得られた半導体発光素子は、発光層に対して GaAs 基板 1 側の多層反射膜 (DBR3) は AlGaAs 系の材料で形成されているので全膜厚は約 $3\ \mu\text{m}$ となっているが、GaAs 基板 1 との熱膨張率差が小さいので、基板のそり、ダークラインの発生が認められない。また、層数を 30 ペアとすることで 99% 以上の高反射率を実現している。また、量子井戸活性層 5 からなる発光層に対して GaAs 基板 1 と反対側の多層反射膜 (DBR7) は、AlGaInP 系の材料で形成されているので、表面近傍の最も多く Al を含む層が $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ であり、耐湿性は問題にならない。この多層反射膜のピーク反射率は約 70% であり、レゾナントキャビティ (Resonant Cavity) 構造には十分な反射率が得られている。この半導体発光素子を温度 80°C 、湿度 85% 中で 50 mA の通電試験を実施したところ、1000 時間経過後で初期光出力の 90% の光出力であった。また、 SiO_2 膜 10 により電流狭窄構造が形成されており、内部量子効率、外部出射効率がともに高く、初期光出力は 20 mA で 1.6 mW と POF を使用して光通信をするのに十分な光出力が得られた。

【0019】

(実施例 2)

図 4 (A) は、本実施例 2 で得られる半導体発光素子の表面図であり、図 4 (B) は図 4 (A) の X-Y での断面図である。

図 5 は、本実施例 2 の半導体発光素子の製造工程途中の断面図である。

図 6 は (A) は、本実施例の半導体発光素子の製造工程途中の表面図であり、図 6 (B) は図 6 (A) の X-Y での断面図である。

この半導体発光素子は AlGaInP 系のものであり、図 5 に示すように (100) 面から [011] 方向あるいは [0-1-1] 方向に 15° 傾斜した n 型の GaAs 基板 21 上に n 型の GaAs バッファ層 22 (厚さ $1\ \mu\text{m}$)、n 型の AlAs と n 型の $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ の DBR 23 (層数 30 ペア)、n 型の (

$\text{Al}_{0.7}\text{Ga}_{0.3}\text{In}_{0.5}\text{P}$ 第1クラッド層24、井戸層が GaInP 、バリア層が $(\text{Al}_{0.5}\text{Ga}_{0.5})_{0.5}\text{In}_{0.5}\text{P}$ の量子井戸活性層25、p型の $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ 第2クラッド層26、p型の $(\text{Al}_{0.2}\text{Ga}_{0.8})_{0.5}\text{In}_{0.5}\text{P}$ と p型の $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ の12ペアのDBR27、p型の $(\text{Al}_{0.2}\text{Ga}_{0.8})_{0.5}\text{In}_{0.5}\text{P}$ エッチングストップ層28 (厚さ $0.5\mu\text{m}$)、n型の GaAs 電流狭窄層29 (厚さ $0.3\mu\text{m}$)、n型の $(\text{Al}_{0.3}\text{Ga}_{0.7})_{0.5}\text{In}_{0.5}\text{P}$ 保護層30 (厚さ $0.1\mu\text{m}$)、n型の GaAs キャップ層31 (厚さ $0.01\mu\text{m}$) をMOCVD法により順次積層する。

【0020】

ここで、n型の AlAs と n型の $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ の層数30ペアのDBR23及びp型の $(\text{Al}_{0.2}\text{Ga}_{0.8})_{0.5}\text{In}_{0.5}\text{P}$ と p型の $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ の層数12ペアのDBR27は反射スペクトルの中心が 650nm になるようにする。また、この2つのDBR23、27で形成される共振器の共振波長も 650nm になるように共振器長を調整する。本実施例2では共振器長は1.5波長分とした。さらに発光層となる量子井戸活性層25の位置は共振器中に生じる定在波の腹の位置にくるようにし、発光ピーク波長は 650nm になるようにする。

【0021】

その後、図6(A)(B)に示すようにn型の GaAs キャップ層31を硫酸/過酸化水素系エッチャントにより除去した後、フォトリソグラフィー及び、熱リン酸、硫酸/過酸化水素系エッチャントによりn型の $(\text{Al}_{0.3}\text{Ga}_{0.7})_{0.5}\text{In}_{0.5}\text{P}$ 保護層30、n型の GaAs 電流狭窄層29をp型の $(\text{Al}_{0.2}\text{Ga}_{0.8})_{0.5}\text{In}_{0.5}\text{P}$ エッチングストップ層28に達するまでエッチングする。このときのエッチングによって $70\mu\text{m}\phi$ の円形状の電流経路を形成する。

【0022】

その後、図4(A)(B)に示すように、p型の $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 電流拡散層32 (厚さ $7\mu\text{m}$) をn型の $(\text{Al}_{0.3}\text{Ga}_{0.7})_{0.5}\text{In}_{0.5}\text{P}$ 保護層30及びp型の $(\text{Al}_{0.2}\text{Ga}_{0.8})_{0.5}\text{In}_{0.5}\text{P}$ エッチングストップ層28上に再成長した後、p型の $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 電流拡散層32上に $\text{AuZn}/\text{Mo}/\text{Au}$ をスパッタし、フォトリソグラフィー及び Au エッチャント、アンモニア/過酸化水

素系エッチャントによるエッチングにより表面電極を形成する。その後、熱処理することにより p 型電極 3 3 が得られる。そして、GaAs 基板を約 $280\mu\text{m}$ まで研磨し、この研磨した面に AuGe/Au を蒸着し、熱処理することにより n 型電極 3 4 を形成する。

【0023】

このようにして得られた半導体発光素子は、多層反射膜の構造は実施例 1 と同様であるが、実施例 1 が (100) 面から [011] 方向に 2° だけ傾斜した GaAs 基板を使用したのに対して、本実施例 2 では (100) 面から [011] 方向に 15° 傾斜した GaAs 基板を使用しているため、より良質の鏡面が得られ、その結果発光層に対して GaAs 基板 2 1 と反対側の AlGaInP 系の材料の多層反射膜 (DBR 2 3) の反射率が約 70% から約 75% に向上している。耐湿性に関しても全く問題なく、温度 80°C 、湿度 85% 中で 50mA の通電試験を実施したところ 1000 時間経過後で初期光出力の 90% の光出力であった。また、初期光出力は 20mA で 2.2mW と十分な光出力が得られた。また表面に $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 電流拡散層 3 2 を備えているので、40mA まで電流を大きくした場合に実施例 1 の半導体発光素子の光出力が 2mW と飽和傾向を示しているのに対し、本実施例 2 の半導体発光素子の光出力は 4.2mW と電流に比例して増加している。動作電圧に関しても、20mA 通電時に実施例 1 の半導体発光素子が 2.2V であったのに対し、本実施例 2 の半導体発光素子は 2.1V であり、0.1V の動作電圧低減が実現できた。これらは $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ 電流拡散層 3 2 により発光層に均一に電流を注入したことの効果である。

【0024】

(実施例 3)

図 7 (A) (B) は本実施例 3 で得られる半導体発光素子の表面図であり、図 7 (B) は図 7 (A) の X-Y での断面図である。

図 8 は本実施例の半導体発光素子の製造工程途中の断面図である。

図 9 (A) は本実施例の半導体発光素子の製造工程途中の表面図であり、図 9 (B) は図 9 (A) の X-Y での断面図である。

この半導体発光素子は AlGaInP 系のものであり、図 8 に示すように (1

00) 面から $[011]$ 方向あるいは $[0-1-1]$ 方向に 15° 傾斜した n 型の GaAs 基板 41 上に n 型の GaAs バッファ層 42 (厚さ $1\mu\text{m}$)、n 型の AlAs と n 型の $\text{Al}_{0.7}\text{Ga}_{0.3}\text{As}$ の DBR 43 (層数 70 ペア)、n 型の $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ 第 1 クラッド層 44、井戸層が $(\text{Al}_{0.3}\text{Ga}_{0.7})_{0.5}\text{In}_{0.5}\text{P}$ 、バリア層が $(\text{Al}_{0.5}\text{Ga}_{0.5})_{0.5}\text{In}_{0.5}\text{P}$ の量子井戸活性層 45、p 型の $(\text{Al}_{0.7}\text{Ga}_{0.3})_{0.5}\text{In}_{0.5}\text{P}$ 第 2 クラッド層 46、p 型の $(\text{Al}_{0.4}\text{Ga}_{0.6})_{0.5}\text{In}_{0.5}\text{P}$ と p 型の $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ の DBR 47 (層数 18 ペア)、p 型の AlGaInP 中間層 48 (厚さ $0.15\mu\text{m}$)、p 型の AlGaInP 第 1 電流拡散層 49 (厚さ $1\mu\text{m}$)、n 型の AlGaInP 電流狭窄層 50 (厚さ $0.3\mu\text{m}$)、n 型の GaAs キャップ層 51 (厚さ $0.01\mu\text{m}$) を MOCVD 法により順次積層する。

【0025】

ここで、n 型の AlAs と n 型の $\text{Al}_{0.7}\text{Ga}_{0.3}\text{As}$ の層数 70 ペアの DBR 43 及び p 型の $(\text{Al}_{0.4}\text{Ga}_{0.6})_{0.5}\text{In}_{0.5}\text{P}$ と p 型の $\text{Al}_{0.5}\text{In}_{0.5}\text{P}$ の層数 18 ペアの DBR 47 は、反射スペクトルの中心が 570nm になるようにする。また、この 2 つの DBR 43、47 で形成される共振器の共振波長も 570nm になるように共振器長を調整する。本実施例 3 では共振器長を 1.5 波長分とした。さらに量子井戸活性層 45 の位置は共振器中に生じる定在波の腹の位置にくるようにし、発光ピーク波長は 570nm になるようにする。

その後、図 9 (A) (B) に示すように、n 型の GaAs キャップ層 51 を硫酸/過酸化水素系エッチャントで除去した後、フォトリソグラフィー及び、硫酸/過酸化水素系エッチャントにより n 型 AlGaInP 電流狭窄層 50 を p 型の AlGaInP 第 1 電流拡散層 49 に達するまでエッチングする。このときのエッチングで $70\mu\text{m}\phi$ の円形状の電流経路を形成する。

【0026】

その後、図 7 (A) (B) に示すように p 型の AlGaInP 第 2 電流拡散層 52 (厚さ $7\mu\text{m}$) を n 型の AlGaInP 電流狭窄層 50 及び p 型の AlGaInP 第 1 電流拡散層 49 上に再成長する。

その後、p 型の AlGaInP 第 2 電流拡散層上に AuBe/Au を蒸着し、

フォトリソグラフィー及びAuエッチャントによるエッチングにより表面電極を形成する。その後、熱処理することによりp型電極53が得られる。そして、GaAs基板を約280 μ mまで研磨し、この研磨した面にAuGe/Auを蒸着し、熱処理することによりn型電極54を形成する。

このようにして得られた半導体発光素子は、発光層に対してGaAs基板側の多層反射膜は(DBR43) AlGaAs系の材料で形成されているので全層厚は約7 μ mと実施例1, 実施例2の場合よりもさらに厚くなっているが、GaAs基板41との熱膨張率の差が小さいため基板のそり、ダークラインの発生は認められない。また、層数を70ペアとしていることから、99%以上の反射率を実現している。また、発光層に対してGaAs基板41と反射側の多層反射膜(DBR47)はAlGaInP系の材料で形成されているので、実施例1, 実施例2の場合同様耐湿性の問題はなく、温度80℃、湿度85%中で50mAの通電試験を実施したところ、1000時間経過後で初期光出力の105%の光出力であった。初期光出力は0.4mWであった。

【0027】

(実施例4)

図10(A)は、本実施例4で得られる半導体発光素子の表面図であり、図10(B)は図10(A)のX-Yでの断面図である。

図11は本実施例の半導体発光素子の製造工程途中の断面図である。

図12(A)は本実施例の半導体発光素子の製造工程途中の表面図であり、図12(B)は図12(A)のX-Yでの断面図である。

この半導体発光素子はAlGaInP系のものであり、図11に示すように(100)から[011]方向あるいは[0-1-1]方向に15°傾斜したn型のGaAs基板61上にn型のGaAsバッファ層62(厚さ1 μ m)、n型のAlAsとn型のAl_{0.5}Ga_{0.5}AsのDBR63(層数30ペア)、n型の(A_{1-0.7}Ga_{0.3})_{0.5}In_{0.5}P第1クラッド層64、井戸層がGaInP、バリア層が(A_{1-0.5}Ga_{0.5})_{0.5}In_{0.5}Pの量子井戸活性層65、p型の(A_{1-0.7}Ga_{0.3})_{0.5}In_{0.5}P第2クラッド層66、p型の(A_{1-0.2}Ga_{0.8})_{0.5}In_{0.5}Pとp型のAl_{0.5}In_{0.5}PのDBR67(層数12ペア)、p型の(A

$\text{Al}_{0.2}\text{Ga}_{0.8}\text{In}_{0.5}\text{P}$ 中間層 68 (厚さ $0.1\ \mu\text{m}$)、p 型の GaAs コンタクト層 69 (厚さ $0.005\ \mu\text{m}$) を MOCVD 法により順次積層する。

ここで、n 型の AlAs と n 型の $\text{Al}_{0.5}\text{Ga}_{0.5}\text{As}$ の層数 30 ペアの DBR 63 及び p 型の $(\text{Al}_{0.2}\text{Ga}_{0.8}\text{In}_{0.5}\text{P})$ と p 型の $\text{Al}_{0.5}\text{Ga}_{0.5}\text{P}$ の層数 12 ペアの DBR 67 は、反射スペクトルの中心が $650\ \text{nm}$ になるようにし、この 2 つの DBR 63、67 で形成される共振器の共振波長も $650\ \text{nm}$ になるようにする。さらに量子井戸活性層 65 の位置は、共振器中に生じる定在波の腹の位置にくるようにする。

【0028】

その後、図 12 (A) (B) に示すようにウエハー表面に CVD 法により SiO_2 膜 70 を形成し、フォトリソグラフィー及び希釈 HF によるエッチングにより $70\ \mu\text{m}\phi$ の円形状の電流経路を形成する。すなわち、 SiO_2 膜 70 が電流狭窄構造を形成する層となっている。

その後、図 10 (A) (B) に示すように GaAs 基板 61 を約 $280\ \mu\text{m}$ まで研磨し、この研磨した面に AuGe/Au により n 型電極 71 を形成する。その後、p 型の GaAs コンタクト層 69 及び SiO_2 膜 70 上に ITO 膜 72 により表面電極を形成する。すなわち、ITO 膜 72 が電流を拡散させる層となっている。さらにその上に Ti/Au 73 によりボンディングパッドを形成する。

【0029】

このようにして得られた半導体発光素子は、多層反射膜の構造は実施例 2 と同様であるが、 $20\ \text{mA}$ での動作電圧が実施例 2 の半導体発光素子が $2.1\ \text{V}$ であったのに対し、本実施例 4 の半導体発光素子の $20\ \text{mA}$ での動作電圧は $1.9\ \text{V}$ と $0.2\ \text{V}$ の低減ができた。また p 型の GaAs コンタクト層 69、ITO 膜 72 での $650\ \text{nm}$ の光に対する透過率が約 70% であるので光出力は $20\ \text{mA}$ 通電時に $1.5\ \text{mW}$ であった。温度 80°C 、湿度 85% 中での $50\ \text{mA}$ の通電試験では 1000 時間経過後で初期光出力の 90% の光出力であり耐湿性に問題はなかった。

【0030】

【発明の効果】

以上明らかなように、請求項 1 の発明の半導体発光素子は、GaAs 基板上に一定の間隔を持つ一組の多層反射膜で共振器が形成され、この共振器内の定在波の腹の位置に発光層を有し、半導体基板に垂直に発光する半導体発光素子において、発光層に対して GaAs 基板側の多層反射膜が複数層の $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) で形成され、発光層に対して GaAs 基板と反対側の多層反射膜が複数層の $\text{Al}_y\text{Ga}_z\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) で形成される。

発光層に対して GaAs 基板側の多層反射膜が $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) で形成されているので、GaAs 基板との熱膨張係数の差が小さいため、結晶成長時と結晶成長後の温度差による転移が発生しにくい。このことにより、反射膜の数を多くすることにより、容易に高反射率を得ることができる。

また、発光層に対して GaAs 基板と反対側の多層反射膜が $\text{Al}_y\text{Ga}_z\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) で形成されているので、GaAs 基板に格子整合する場合に最も多く Al を含む場合でも 25% 程度であり、 $\text{Al}_x\text{Ga}_{1-x}\text{As}$ ($0 \leq x \leq 1$) の場合の 50% の $1/2$ である。これにより、耐湿性に関して大きく向上させることができる。 $\text{Al}_y\text{Ga}_z\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) 多層反射膜の場合、その層数が 20~30 ペアを越えると GaAs 基板との熱膨張率差により転移が発生しやすくなるが、レゾナントキャビティ型 LED の場合 GaAs 基板と反対側の多層反射膜は GaAs 基板側の多層反射膜ほど高反射率が要求されないため、通常 20 ペアを超える層数は必要なく、転移は発生しない。

【0031】

また、請求項 2 の発明の半導体発光素子は、請求項 1 に記載の半導体発光素子において、GaAs 基板上に一定の間隔を持つ一組の多層反射膜で形成される共振器内の定在波の腹の位置に形成する発光層が、単層あるいは複数層からなる $\text{Al}_y\text{Ga}_z\text{In}_{1-y-z}\text{P}$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) であることによって、550 nm~680 nm 程度で発光する半導体発光素子を得ることができる。

【0032】

また、請求項 3 の発明の半導体発光素子は、請求項 1, 2 に記載の半導体発光素子において、発光層よりも上に絶縁層あるいは GaAs 基板と同一導電型の層

による電流狭窄構造を持つことによって、電流密度を高くすることができ、高い内部量子効率を実現することができる。また発光部上にボンディングパッド用の電極がないため、外部出射効率を高くすることが可能となる。また、発光部を小さくすることができるので、光通信に用いる場合に光ファイバーとの結合効率も高くすることができる。

【 0 0 3 3 】

また、請求項 4 の発明の半導体発光素子は、請求項 3 に記載の半導体発光素子において、発光層よりも上に電流狭窄構造を形成する GaAs 基板と同一導電型の層が $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) であることによって、一連の結晶成長で GaAs 基板に格子整合する電流狭窄層を形成することができる。

【 0 0 3 4 】

また、請求項 5 の発明の半導体発光素子は、請求項 3 に記載の半導体発光素子において、発光層よりも上に電流狭窄構造を形成する GaAs 基板と同一導電型の層が $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1, 0 \leq z \leq 1$) であることによって、一連の結晶成長で電流狭窄層を形成することができ、また $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1, 0 \leq z \leq 1$) は 550nm 程度までの発光光に対して透明となり得るのでこの発光光を有効に取り出すことができる。

【 0 0 3 5 】

また、請求項 6 の発明の半導体発光素子は、請求項 3 に記載の半導体発光素子において、発光層よりも上に絶縁層あるいは GaAs 基板と同一導電型の層による電流狭窄構造を形成し、この層よりも上に電流を拡散させる層を形成することによって、均一な発光を得ることができ、動作電圧を低減することができる。

【 0 0 3 6 】

また、請求項 7 の発明の半導体発光素子は、請求項 6 に記載の半導体発光素子において、発光層よりも上に絶縁層あるいは GaAs 基板と同一導電型の層による電流狭窄構造を形成し、この層よりも上に形成する電流を拡散させる層が $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) によって形成されることによって、 $Al_xGa_{1-x}As$ ($0 \leq x \leq 1$) は耐湿性を考慮して 590nm 程度までの発光光に対して透明となり得るので、この発光光を有効に取り出すことができる。

【0037】

また、請求項8の発明の半導体発光素子は、請求項6に記載の半導体発光素子において、発光層よりも上に絶縁層あるいはGaAs基板と同一導電型の層による電流狭窄構造を形成し、この層よりも上に形成する電流を拡散させる層が $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) によって形成されることによって、 $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) は550nm程度までの発光光に対して透明となり得るので、この発光光を有効に取り出すことができる。

【0038】

また、請求項9の発明の半導体発光素子は、請求項6に記載の半導体発光素子において、発光層よりも上に絶縁層あるいはGaAs基板と同一導電型の層による電流狭窄構造を形成し、この層よりも上に形成する電流を拡散させる層が発光光に対して50%以上の透過率の透光性電極によって形成されることによって、電流を拡散させる層を透光性電極によって形成しているので、半導体材料で電流を拡散させる層を形成した場合よりも均一に発光させることができ、低い動作電圧を実現することが可能である。

【0039】

また、請求項10の発明の半導体発光素子は、請求項1乃至9に記載の半導体発光素子において、GaAs基板表面が(100)面から[011]方向あるいは[0-1-1]方向に対して2°以上傾斜していることによって、発光層に対してGaAs基板と反対側に形成される $Al_yGa_zIn_{1-y-z}P$ ($0 \leq y \leq 1$, $0 \leq z \leq 1$) 多層反射膜が鏡面になりやすいので高い反射率が、少ない多層反射膜の層数で得られる。

【図面の簡単な説明】

【図1】

図1(A)及び図1(B)はそれぞれ、本発明の第1実施例による半導体発光素子の表面図及びそのX-Y断面図である。

【図2】

図1の半導体発光素子の製造工程途中の断面図である。

【図 3】

図 3 (A) 及び図 3 (B) はそれぞれ、図 1 の半導体発光素子の製造工程途中の表面図及びその X-Y 断面図である。

【図 4】

図 4 (A) 及び図 4 (B) はそれぞれ、本発明の第 2 実施例による半導体発光素子の表面図及びその X-Y 断面図である。

【図 5】

図 4 の半導体発光素子の製造工程途中の断面図である。

【図 6】

図 6 (A) 及び図 6 (B) はそれぞれ、図 4 の半導体発光素子の製造工程途中の表面図及びその X-Y 断面図である。

【図 7】

図 7 (A) 及び図 7 (B) はそれぞれ、本発明の第 3 実施例による半導体発光素子の表面図及びその X-Y 断面図である。

【図 8】

図 7 の半導体発光素子の製造工程を示す断面図である。

【図 9】

図 9 (A) 及び図 9 (B) はそれぞれ、図 7 の半導体発光素子の製造工程を示す表面図及びその X-Y 断面図である。

【図 10】

図 10 (A) 及び図 10 (B) はそれぞれ、本発明の第 4 実施例による半導体発光素子の表面図及びその X-Y 断面図である。

【図 11】

図 10 の半導体発光素子の製造工程を示す断面図である。

【図 12】

図 12 (A) 及び図 12 (B) はそれぞれ、図 10 の半導体発光素子の製造工程を示す表面図及びその X-Y 断面図である。

【符号の説明】

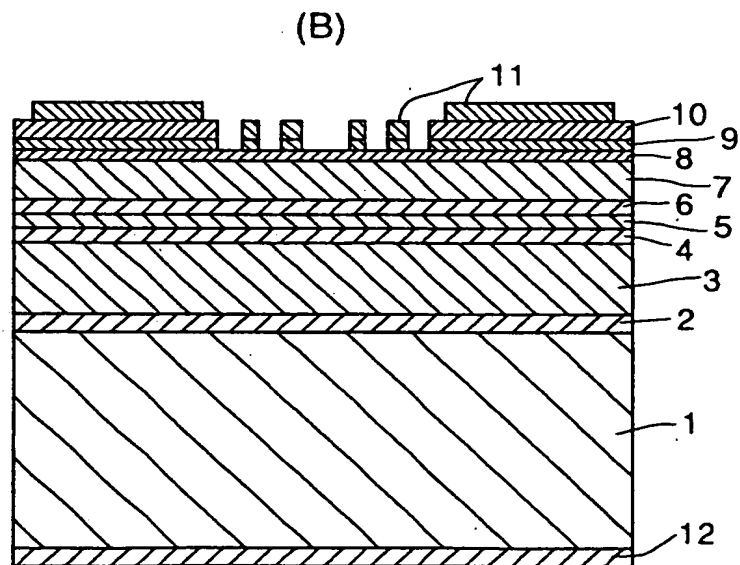
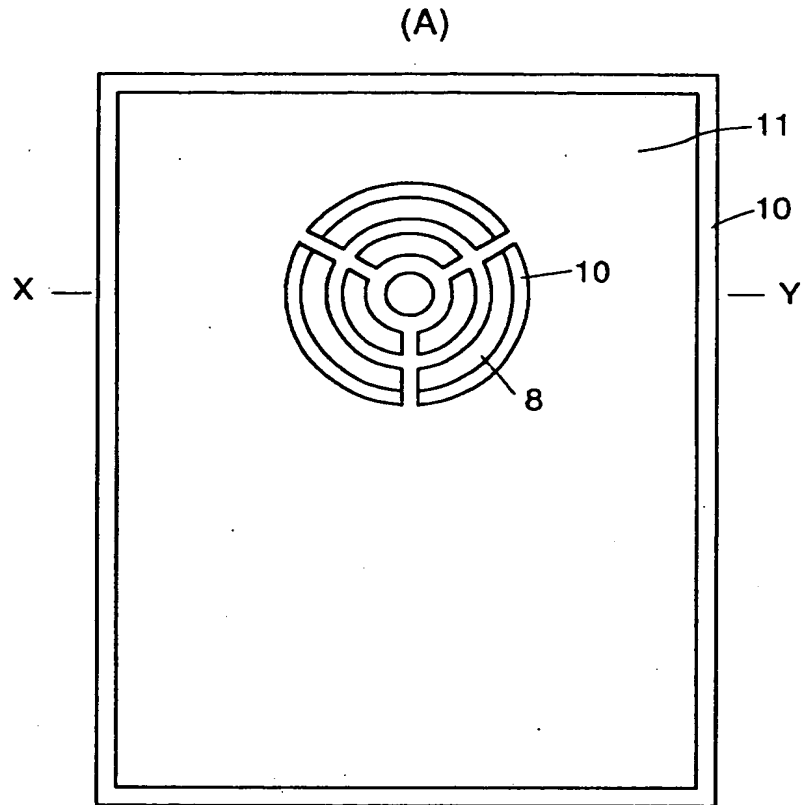
1, 21, 41, 61...n-GaAs 基板、2, 22, 42, 62...n-GaA

s バッファ層、3, 23, 43, 63...n-AlGaAs系DBR、4, 24, 44, 64...n-(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}Pクラッド層、5, 25, 45, 65...量子井戸活性層、6, 26, 46, 66...p-(Al_{0.7}Ga_{0.3})_{0.5}In_{0.5}Pクラッド層、7, 27, 47, 67...p-AlGaInP系DBR、8, 68...p-(Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}P中間層、9, 69...p-GaAsコンタクト層、10, 70...SiO₂膜、11, 33, 53...p型電極、12, 34, 54, 71...n型電極、28...p-(Al_{0.2}Ga_{0.8})_{0.5}In_{0.5}Pエッチングストップ層、29...n-GaAs電流狭窄層、30...n-(Al_{0.3}Ga_{0.7})_{0.5}In_{0.5}P保護層、31...n-GaAsキャップ層、32...p-Al_{0.5}Ga_{0.5}As電流拡散層、48...p-AlGaInP中間層、49...p-AlGaInP第1電流拡散層、50...n-AlGaInP電流狭窄層、51...n-GaAsキャップ層、52...p-AlGaInP第2電流拡散層、72...ITO膜。

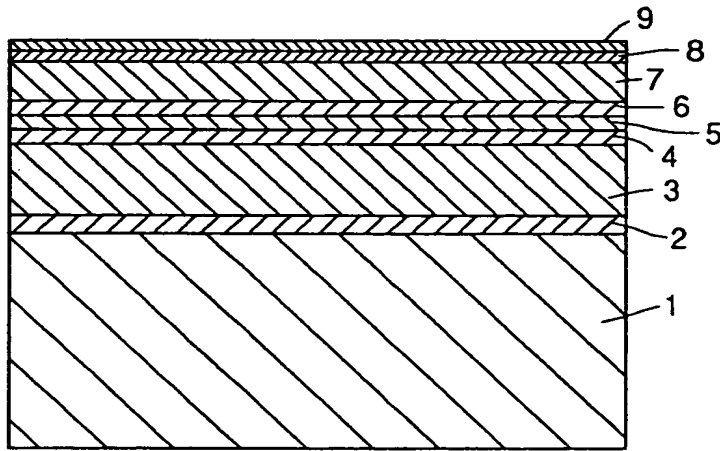
【書類名】

図面

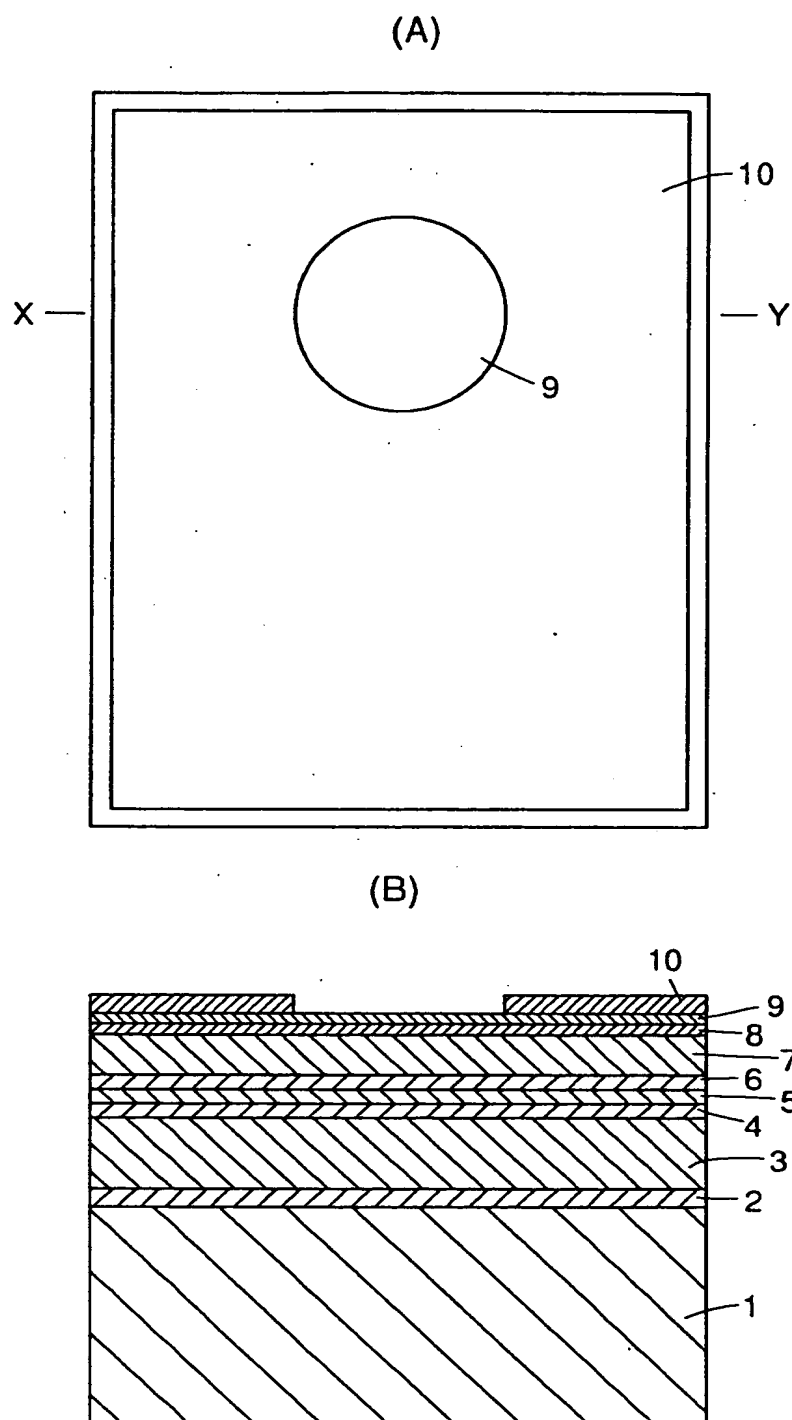
【図 1】



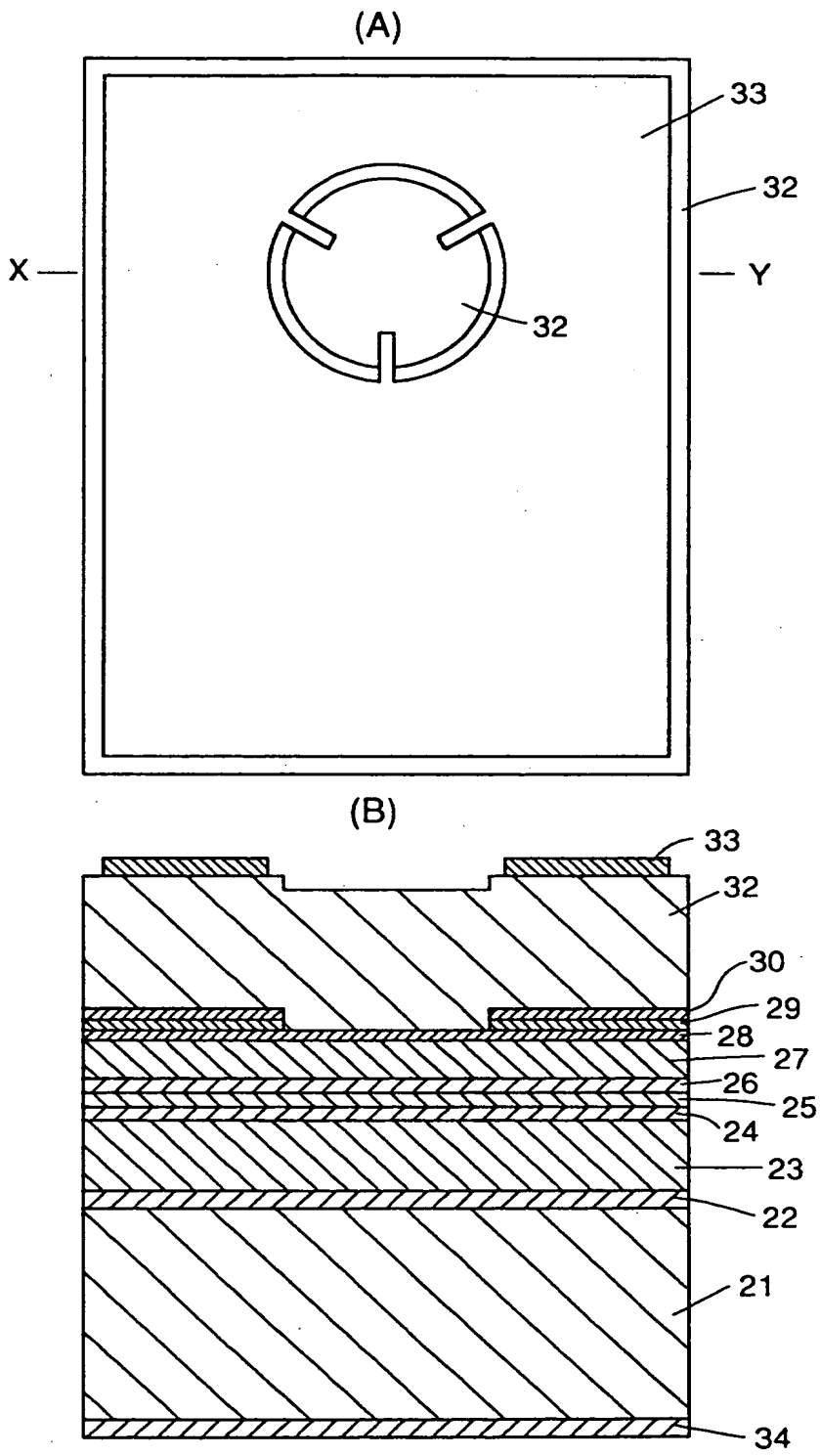
【図 2】



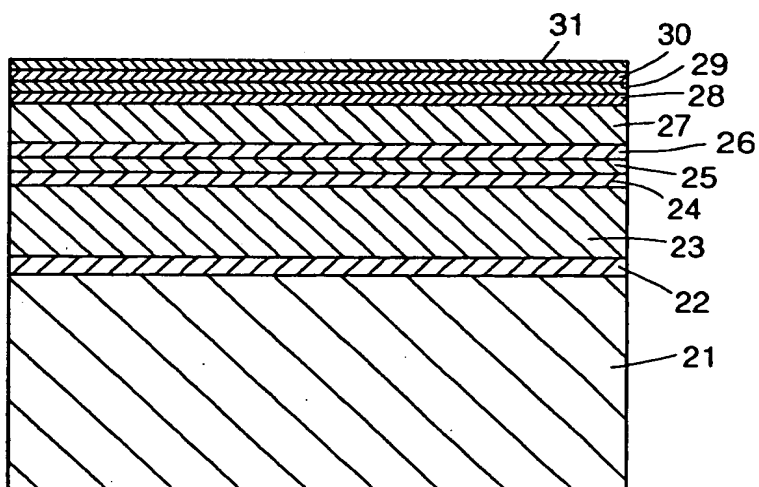
【図 3】



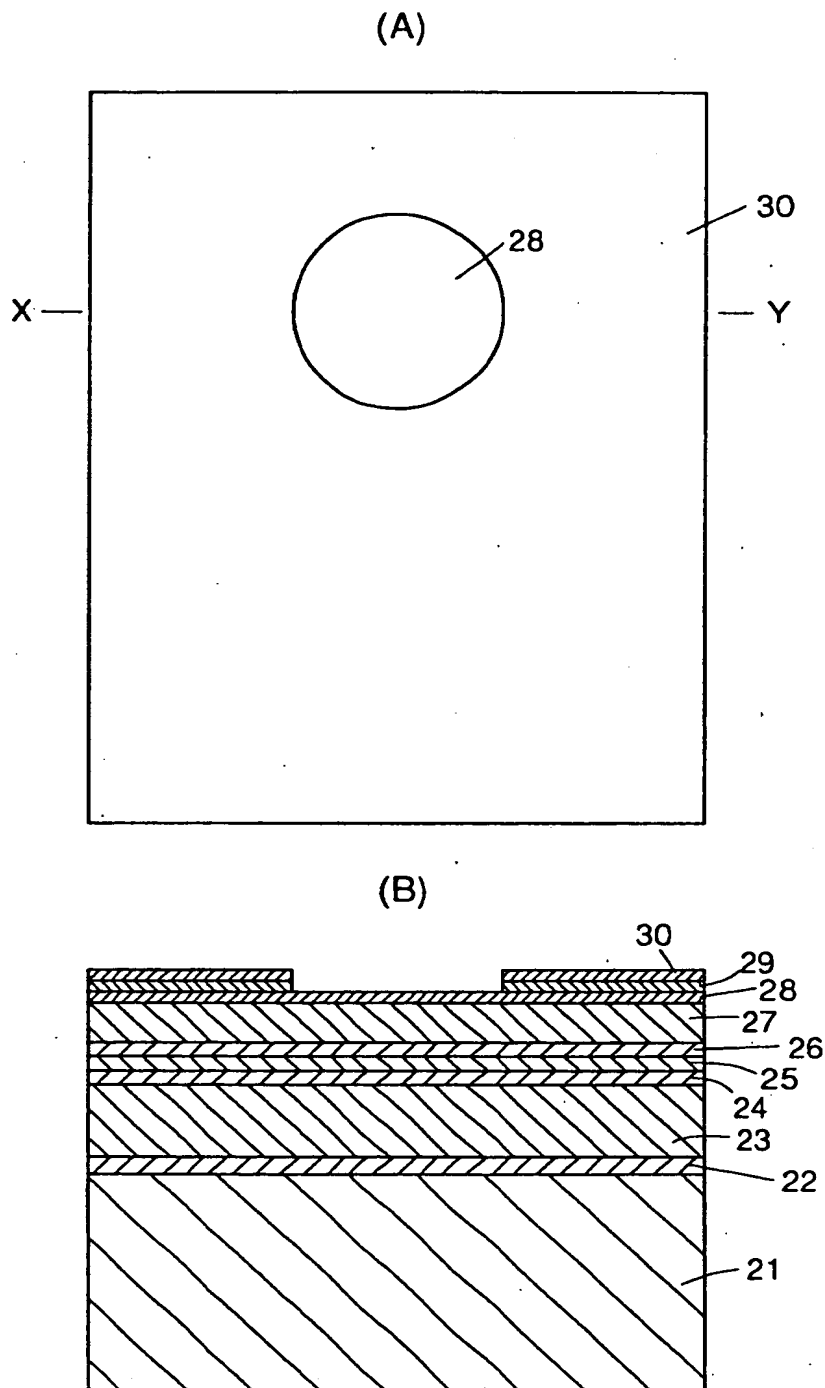
【図 4】



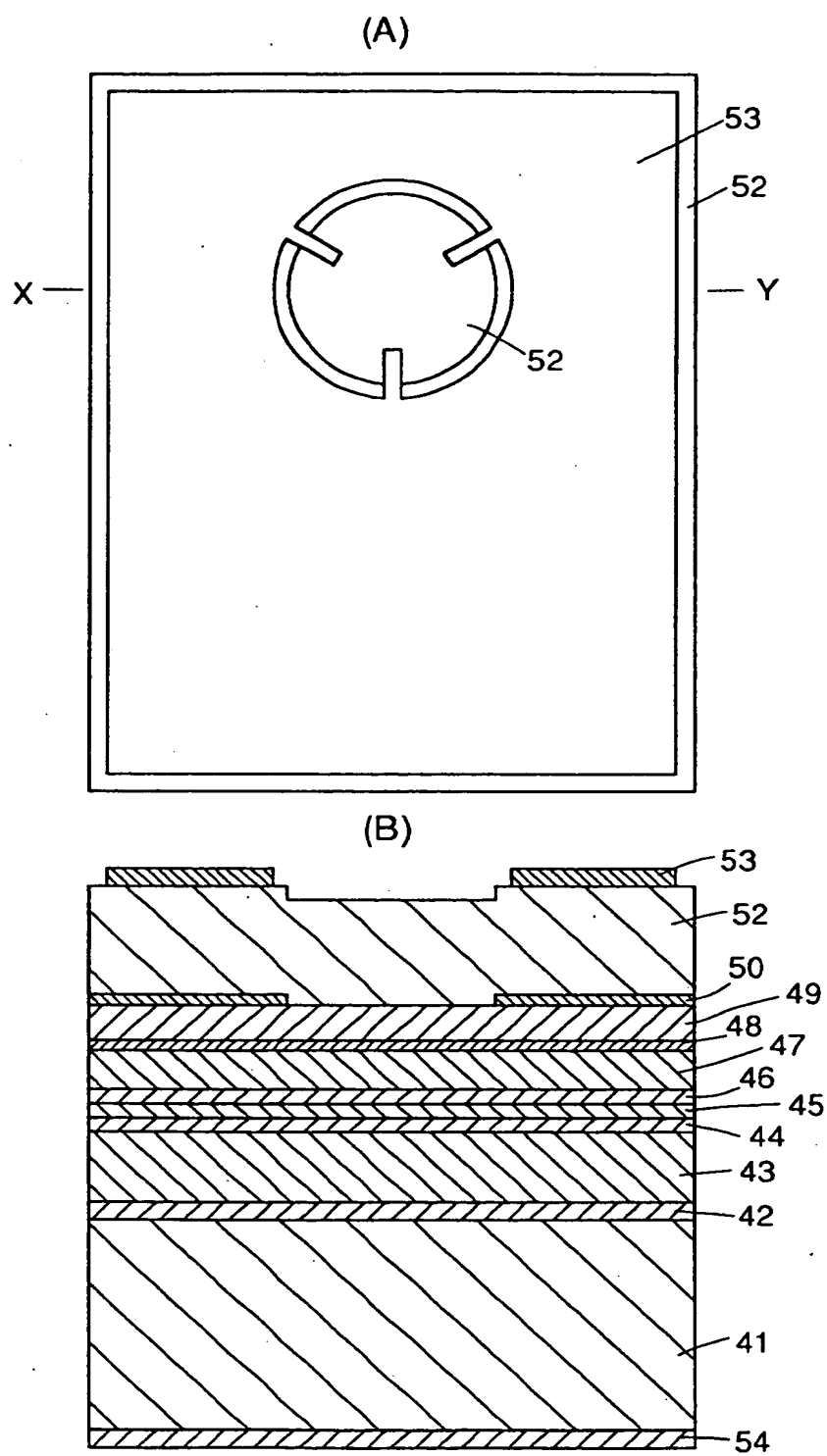
【図 5】



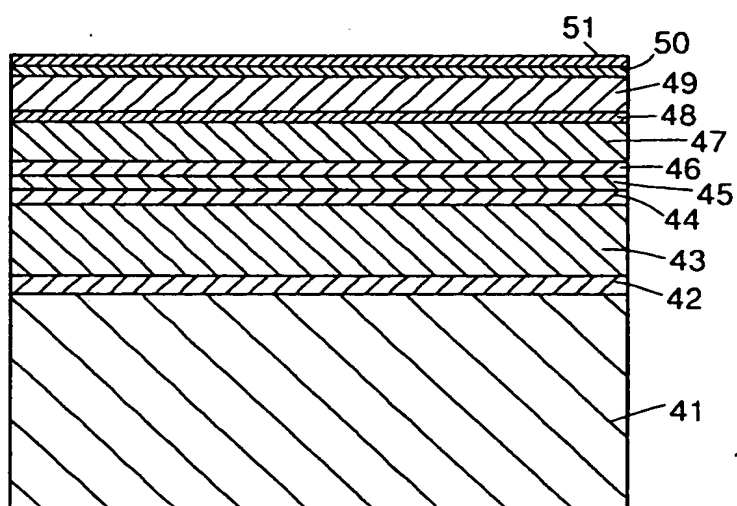
【図 6】



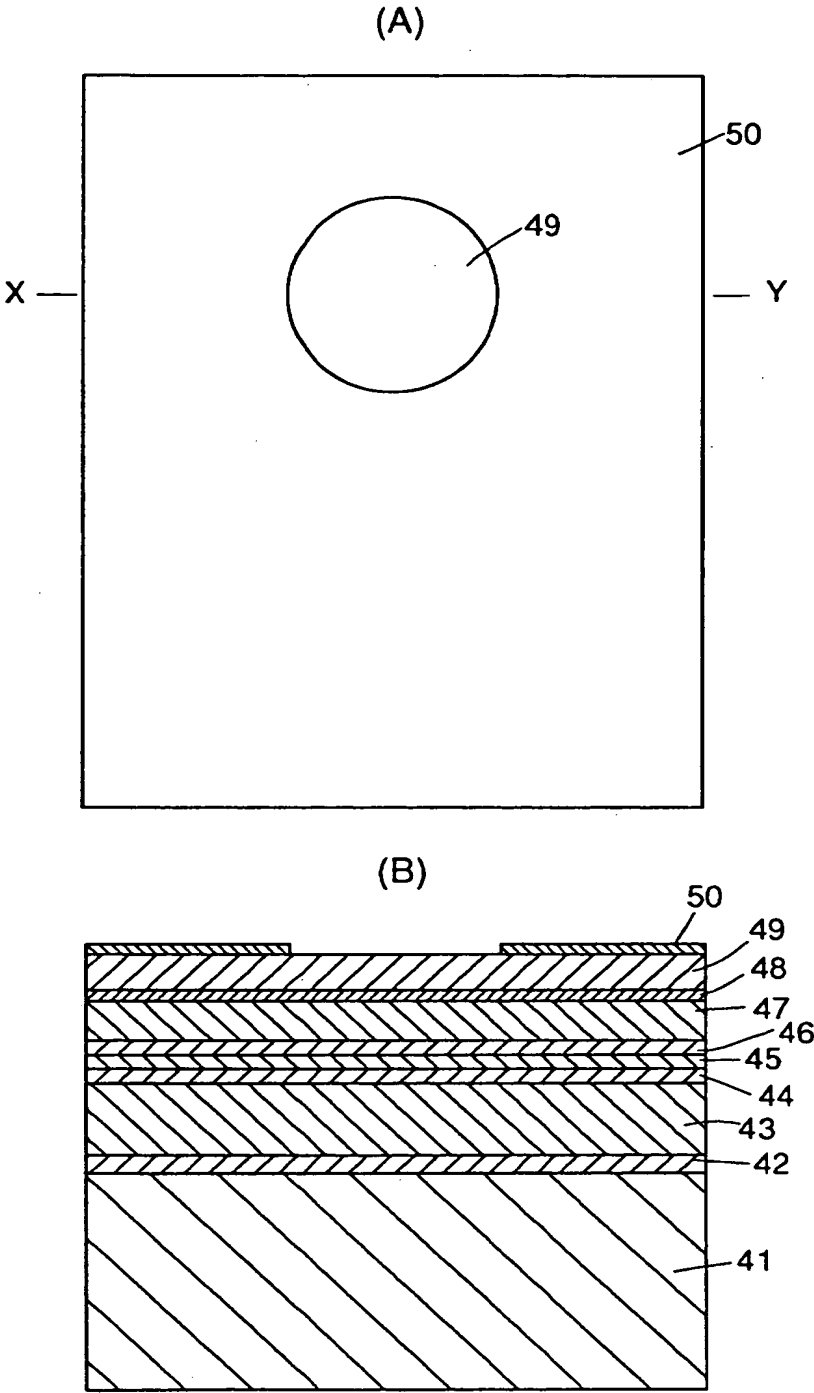
【図 7】



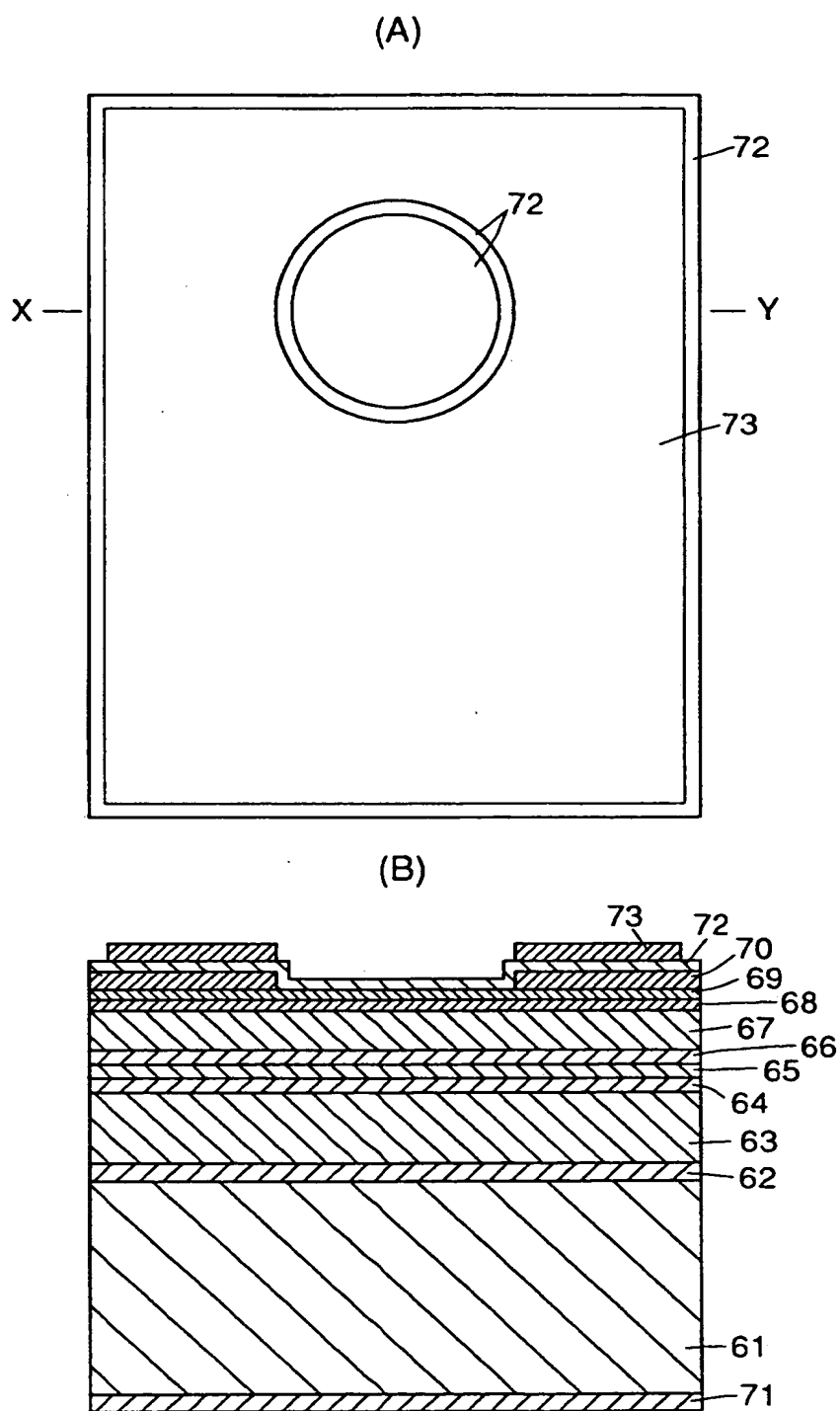
【図 8】



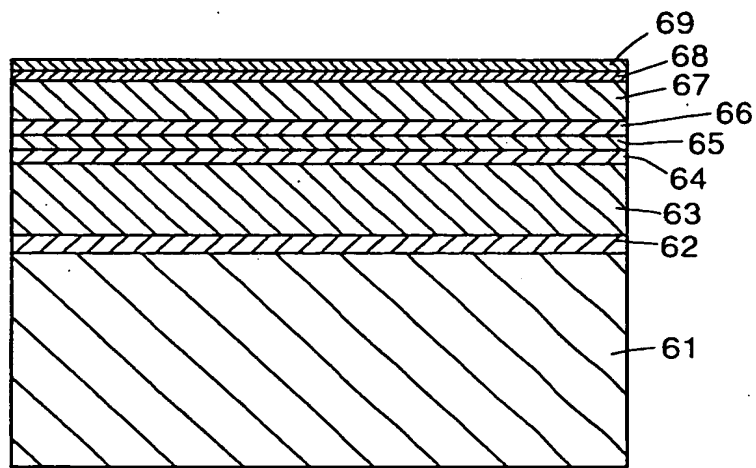
【図 9】



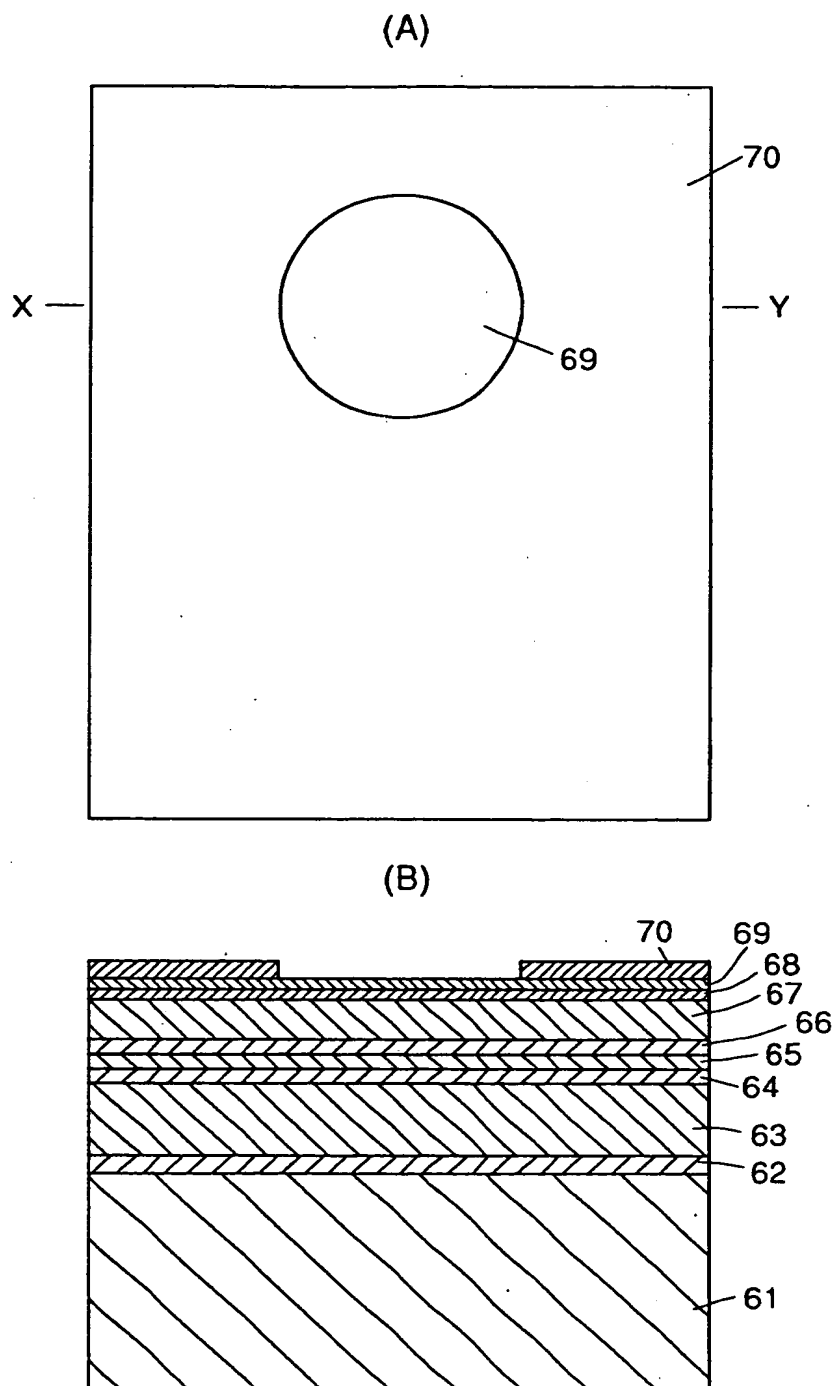
【図 1 0】



【図 1 1】



【図 1 2】



【書類名】 要約書

【要約】

【課題】 耐湿性に優れ、数 1 0 m A まで電流を注入しても光出力飽和がないレゾナントキャビティ (Resonant Cavity) 型 L E D を量産性よく提供する。

【解決手段】 主面が (1 0 0) 面から [0 1 1] 方向に対して 2° 以上傾斜した G a A s 基板 1 上に一定の間隔をもつ一組の多層反射膜 3, 7 で共振器が形成され、この共振器内の定在波の腹の位置に発光層 5 を有する半導体発光素子において、G a A s 基板側の一方の多層反射膜 3 が複数層の $A l_x G a_{1-x} A s$ ($0 \leq x \leq 1$) で形成され、他方の多層反射膜 7 が複数層の $A l_y G a_z I n_{1-y-z} P$ ($0 \leq y \leq 1, 0 \leq z \leq 1$) で形成される。耐湿性が向上するとともに、反射膜の数を多くすることにより、高反射率を得ることができる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町22番22号
氏 名 シャープ株式会社